

Examen d'architecture des ordinateurs

Apprentissage Info & réseau

20/11/2017

1. Arithmétique binaire (2 pts)

- Sur 8 bits, effectuer la somme des deux nombres suivants (codés en binaire) $1011\ 0100 + 0110\ 0100$
- Interpréter ce calcul en arithmétique non signée (binaire pur) en donnant les valeurs décimales correspondantes et en indiquant si et pourquoi il y a débordement
- Interpréter ce calcul en arithmétique signée (complément à 2) sur 9 bits en donnant les valeurs décimales correspondantes et en indiquant si et pourquoi il y a débordement

2. Combinaison de circuits (2 pts)

Réaliser un module décodeur 7-segments hexadécimal (qui convertit n'importe quel nombre de 4 bits en chiffre hexadécimal) en utilisant un décodeur 4 :16. On fournira le code SHDL du module.

3. Écriture SHDL (2 pts)

Dessiner le schéma correspondant au module SHDL suivant :

```
module bascule_change(rst, h, d : q, change)
  q := /change*q + change*/q ;
  q.clk = h ;
  q.rst = rst ;
  change = /d*q + d*/q ;
end module
```

4. Graphe d'état d'un circuit séquentiel (4 pts)

On désire réaliser un circuit marche/arrêt d'un appareil électrique, de type MOORE. Le circuit a 2 boutons d'entrées A et B et une sortie M.

Si l'appareil est arrêté ($M=0$), il faut pour le mettre en marche ($M=1$), que A et B soient relâchés, puis appuyer sur A (B relâché) puis appuyer sur B (A maintenu). Aucune autre séquence ne met en marche un appareil arrêté.

Si l'appareil est en marche ($M=1$) nécessairement A et B sont appuyés. Tout relâchement de A ou de B éteint l'appareil ($M=0$).

L'horloge du circuit sera supposée suffisamment rapide pour ne rater aucun événement. Néanmoins, il est possible qu'entre 2 fronts d'horloge, A et B puissent changer en même temps.

Dessiner le graphe de MOORE de ce circuit, puis la table de transitions, en la simplifiant si c'est possible. Combien de bascules seraient-elles nécessaires à la conception de ce circuit ?

ON NE CONCEVRA PAS LE CIRCUIT.

5. Compteur avec remise à un synchrone (2 pts)

Concevoir un compteur 3 bits synchrone d'interface `cpt3sset(rst, clk, ssetsclr: s[2..0])` qui compte normalement lorsque `sset=0`, et qui repasse à 1 au front d'horloge lorsque `sset=1`.

Fournir un schéma ou des équations SHDL.

6. Programmation de CRAPS (8 pts)

Écrire un programme qui, lors de l'initialisation, stocke en mémoire aux adresses consécutives 0x100, 0x101, etc. les cubes (puissance 3) des 256 premiers entiers.

Après cette initialisation, le programme s'exécute ensuite dans une boucle infinie, à chaque cycle de laquelle il lit la valeur présente sur les switches, et affiche ensuite le cube de cette valeur sur les leds, la valeur étant cherchée dans la table pré-calculée.